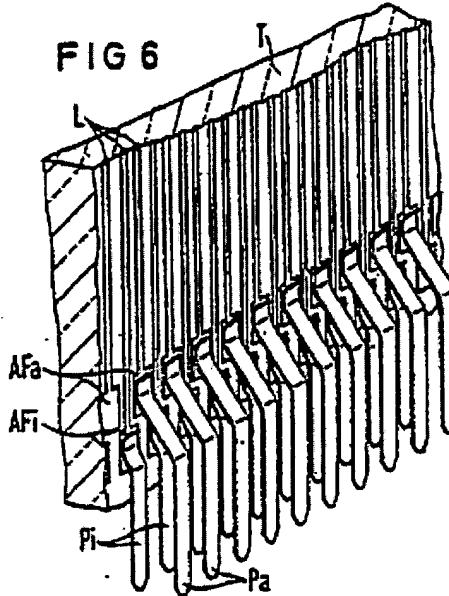


Supporting plate which can be plugged vertically onto a printed-circuit board by means of a plurality of rows of conductive pins, and a method for producing the supporting plate

Patent number: DE3138285
Publication date: 1983-04-07
Inventor: PRUSSAS HERBERT DIPLO ING [DE]
Applicant: SIEMENS AG [DE]
Classification:
- international: H01R9/09
- european: H01R9/09F; H05K3/36C
Application number: DE19813138285 19810925
Priority number(s): DE19813138285 19810925

Abstract of DE3138285

A supporting plate (T), which can be plugged vertically onto a printed-circuit board (LP) by means of a plurality of rows of conductive pins (Pa, Pi) and consists of insulating material for supporting one or more components having a multiplicity of supply line connections, all the pins (Pi, Pa) being fitted along a side edge of the supporting plate (T) in a projecting manner such that their axis directions are oriented mutually parallel and parallel to the supporting plate (T), and at right angles to the surface of the printed-circuit board (LP), the pins (Pi, Pa) being conductively connected via connecting spots (AFi, AFa) to in each case one associated line (L). Two rows of connecting spots (AFi, AFa) are fitted closely one above the other along the side edge on the front side of the supporting plate (T), the upper row of connecting spots (AFa) being fitted offset with respect to the lower row of connecting spots (AFi) such that an upper connecting spot (AFa) is in each case located in the centre above two adjacent lower connecting spots (AFi), the distances between the upper connecting spots (AFa) being so great that there is in each case space between them for a line (L) to a lower connecting spot (AFi), and the lower connecting spots (AFi) being conductively connected to the pins (Pi) of the first row and the upper connecting spots (AFa) being conductively connected to the pins (Pa) of the second row.



Data supplied from the esp@cenet database - Worldwide

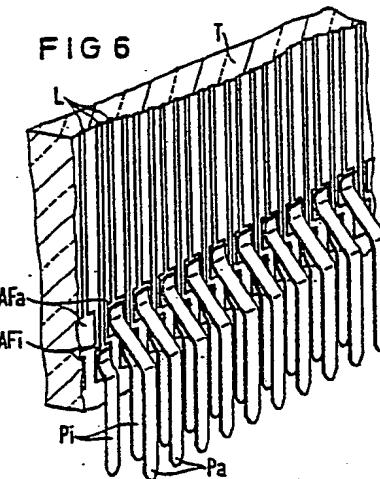
(19) BUNDESREPUBLIK
DEUTSCHLANDDEUTSCHES
PATENTAMT(12) Offenlegungsschrift
(11) DE 31 38 285 A 1(51) Int. Cl. 3:
H 01 R 9/09(21) Aktenzeichen: P 31 38 285.1
(22) Anmeldetag: 25. 9. 81
(23) Offenlegungstag: 7. 4. 83(71) Anmelder:
Siemens AG, 1000 Berlin und 8000 München, DE(72) Erfinder:
Prussas, Herbert, Dipl.-Ing., 8000 München, DE

DE 31 38 285 A 1

(54) Mittels mehrerer Reihen von leitenden Stiften senkrecht auf eine Leiterplatte steckbare Trägerplatte und Verfahren zur Herstellung der Trägerplatte

Mittels mehrerer Reihen von leitenden Stiften (Pa, Pi) senkrecht auf eine Leiterplatte (LP) steckbare Trägerplatte (T) aus Isoliermaterial zum Tragen eines oder mehrerer, eine hohe Vielzahl von Zuleitungsanschlüssen aufweisender Bauteile, wobei alle Stifte (Pi, Pa) entlang einer Seitenkante der Trägerplatte (T) in absteigender Weise so angebracht sind, daß ihre Achsrichtungen untereinander parallel und zur Trägerplatte (T) parallel sowie senkrecht zur Oberfläche der Leiterplatte (LP) orientiert sind, wobei die Stifte (Pi, Pa) über Anschlußflecken (AFi, AFa) mit jeweils einer zugeordneten Leitung (L) leitend verbunden sind. Entlang der Seitenkante an der Vorderseite der Trägerplatte (T) sind dicht übereinander zwei Reihen von Anschlußflecken (AFi, AFa) angebracht, wobei die obere Reihe von Anschlußflecken (AFa) so versetzt gegen die untere Reihe von Anschlußflecken (AFi) angebracht ist, daß ein oberer Anschlußfleck (AFa) jeweils in der Mitte über zwei benachbarten unteren Anschlußflecken (AFi) liegt, wobei die Abstände der oberen Anschlußflecken (AFa) untereinander so groß sind, daß zwischen ihnen jeweils eine Leitung (L) zu einem unteren Anschlußfleck (AFi) Platz hat, und wobei die unteren Anschlußflecken (AFi) mit den Stiften (Pi) der ersten Reihe und die oberen Anschlußflecken (AFa) mit den Stiften (Pa) der zweiten Reihe leitend verbunden sind.

(31 38 285)



DE 31 38 285 A 1

Patentansprüche.

(1) Mittels mehrerer Reihen von leitenden Stiften (Pa, Pi) senkrecht auf eine Leiterplatte (LP) steckbare Trägerplatte (T) aus Isoliermaterial, z.B. aus Glas Epoxidglashartgewebe oder Keramik, insbesondere in Miniaturausführung;

5 - zum Tragen eines oder mehrerer, eine hohe Vielzahl von Zuleitungsanschlüssen aufweisender, bereits angebrachter oder erst später anzubringender Bauelemente, insbesondere zum Tragen von VLSI-Bausteinen,

10 wobei

- alle Stifte (Pi, Pa) entlang einer Seitenkante der Trägerplatte (T) in abstehender Weise so angebracht sind, daß

15 --- ihre Achsrichtungen untereinander parallel und zur Trägerplatte (T) parallel sind sowie

--- ihre Achsrichtungen senkrecht zur Oberfläche der, bereits angebrachten oder erst später anzubringenden, Leiterplatte (LP) orientiert sind,

20 - die Stifte (Pi, Pa), zur leitenden Verbindung der Stifte (Pi, Pa) mit den Zuleitungsschlüssen, über Anschlußflecken (AFi, AFa) mit jeweils einer zugeordneten Leitung (L) leitend verbunden sind, und

25 - die Anschlußflecken (AFi, AFa) zusammen mit den Leitungen (L) auf der Trägerplatte (T) angebracht, z.B. aufgedruckt, sind,

d a d u r c h g e k e n n z e i c h n e t , daß

30 - entlang der Seitenkante an der Vorderseite der Trägerplatte (T) dicht übereinander zwei Reihen von Anschlußflecken (AFi, AFa) angebracht sind,

- die obere Reihe von Anschlußflecken (AFa) so räumlich versetzt gegen die untere Reihe von Anschlußflecken (AFi) angebracht ist, daß ein oberer Anschlußfleck (AFa) jeweils, jedenfalls angenähert, in

35 der Mitte,

- 12 -

VPA 81 P 5951 DE

2

über zwei benachbarten unteren Anschlußflecken (AFi) liegt,

- die Abstände der oberen Anschlußflecken (AFa) untereinander so groß sind, daß zwischen ihnen jeweils eine Leitung (L) zu einem unteren Anschlußfleck (AFi) Platz hat, und
- die unteren Anschlußflecke (AFi) mit den Stiften (Pi) der ersten Reihe von Stiften und die oberen Anschlußflecke (AFa) mit den Stiften (Pa) der zweiten Reihe von Stiften leitend, z.B. durch Löten, verbunden sind (Fig. 1 und 6).

2. Trägerplatte nach Patentanspruch 1, dadurch gekennzeichnet, daß
 - sie vier Reihen von Stiften entlang der Seitenkante aufweist und
 - auch auf der Rückseite, in gleichartiger oder in gleicher Weise wie auf der Vorderseite, entlang derselben Seitenkante dicht übereinander zwei weitere Reihen von Anschlußflecken, die dementsprechend jeweils mit den Stiften (Pi, Pa) der dritten und der vierten Reihe von Stiften leitend verbunden sind, angebracht sind (Fig. 2).

- 25 3. Trägerplatte nach Patentanspruch 1 oder 2, dadurch gekennzeichnet, daß
 - die zweite Reihe von Stiften (Pa), welche mit den oberen Anschlußflecken (AFa) verbunden sind, im Bereich, wo sie in die Leiterplatte (LP) gesteckt werden, einen größeren Seitenabstand von jener Ebene der Trägerplatte (T), welche die verbundenen Anschlußflecke (AFa) trägt, aufweist als die erste Reihe von Stiften (Pi), welche mit den unteren Anschlußflecken (AFi) verbunden sind (Fig. 2 und 6).

4. Trägerplatte nach Patentanspruch 3,
 dadurch gekennzeichnet, daß
 - die erste Reihe von Stiften (Pi) so räumlich ver-
 setzt gegen die zweite Reihe von Stiften (Pa) ange-
 5 bracht ist, daß ein Stift (Pi) der ersten Reihe je-
 weils, jedenfalls angenähert, in der Mitte neben zwei
 benachbarten Stiften (Pa) der zweiten Reihe liegt
 (Fig. 4 und 5).

10 5. Trägerplatte nach einem der vorhergehenden Patent-
 ansprüche,
 dadurch gekennzeichnet, daß
 - zumindest ein Teil der Stifte (Pi) unterhalb der be-
 treffenden Seitenkante der Trägerplatte (T) jeweils
 15 einen Anschlaglappen (AL in Fig. 2 und 7) zur Ju-
 stierung der betreffenden Stifte (Pi) gegenüber der
 Trägerplatte (T) aufweisen.

6. Verfahren zur Herstellung der gemäß einem der vorher-
 20 gehenden Patentansprüche aufgebauten Trägerplatte,
 dadurch gekennzeichnet, daß
 - zuerst die Anschlußflecken (AFi, AFa) hergestellt wer-
 den, sowie aus leitendem Dickschichtmaterial, z.B.
 aus Phosphorbronze-Federblech oder aus Cu-Folie, die
 25 Stifte (Pi, Pa) zumindest einer der Reihen von Stif-
 ten, kammförmig in einem Stück über einer ^{Schiene} (Schi, Scha)
 zusammenhängend, z.B. durch Feinätzen, für sich her-
 gestellt und gebogen werden
 (Fig. 7 und 8);

30 - danach die Stifte (Pa, Pi) mit ihrem von der Schiene
 entfernten Ende mit den zugeordneten Anschlußflecken
 (AFa, AFi) leitend verbunden, z.B. verlötet, werden;
 sowie
 - schließlich die betreffende Schiene (Scha, Schi), z.B.
 35 durch Abschneiden, entfernt wird.

- 14 - 4.

VPA 81 P 5951 DE

7. Verfahren nach Patentanspruch 6,
d a d u r c h g e k e n n z e i c h n e t , daß
- die Schienen (Scha, Schi) mehrerer Reihen von Stiften
durch eine einzige Großschiene gebildet werden, an
5 welcher bei ihrer Herstellung aus dem Dickschichtmate-
rial nach einer Seite kammförmig eine oder mehrere
Reihen von Stiften (Pi) hängt, und nach der gegenüber-
liegenden Seite kammförmig eine andere oder mehrere
andere Reihen von Stiften (Pa) hängt.

SIEMENS AKTIENGESELLSCHAFT
Berlin und München

Unser Zeichen:
VPA 81 P 5951 DE

5 Mittels mehrerer Reihen von leitenden Stiften senkrecht auf eine Leiterplatte steckbare Trägerplatte und Verfahren zur Herstellung der Trägerplatte.

Die Erfindung wurde insbesondere für eine ca. 18 x 75 mm große (ca. 3/4 x 3 Inch große) Trägerplatte in Miniaturausführung mit vier Reihen von je 30 Stiften längs der einen 75 mm-Seitenkante für die Anwendung im zentralen Rechner eines rechnergesteuerten Fernsprech-Vermittlungssystems entwickelt. Die Erfindung eignet sich aber schlechthin für alle senkrecht steckbaren Trägerplatten mit besonders vielen Stiften, über welche jeweils unterschiedliche Signale bzw. Spannungen geleitet werden können.

10 Die Erfindung geht aus von der im Oberbegriff des Patentanspruchs 1 angegebenen Trägerplatte, welche für sich z.B. durch Nachrichtentechnik 18 (1968) H.3, Seiten 112 bis 115, insbesondere Bild 2c bekannt ist. Aus dieser Druckschrift, insbesondere aus den Abschnitten 2.4 und 3.2, geht auch hervor, daß Mindeststabstände, dort ca. 2,5 mm, der Anschlüsse bzw. Stifte einzuhalten sind, welche die Anzahl der Anschlüsse längs der die Stifte tragenden Seitenkante der Trägerplatte oft unangenehm begrenzen. Bemerkenswerterweise wird

15 20 25 30 35

dort dargelegt, daß nach der Ansicht jener Autoren die in dem Bild 2c gezeigte Trägerplatte mit zwei Reihen von Stiften nicht ratsam ist, weil nämlich eine senkrecht steckbare Trägerplatte mit einseitig mehreren, nämlich zwei, Reihen von Stiften vor allem zu unökonomisch im Vergleich zu einer senkrecht steckbaren Leiterplatte mit einseitig nur einer einzigen Reihe von Stif-

Be 1 Ky /16.9.81

- 2 - 6.

VPA 81 P 5951 DE

ten sei. Diese Ansichten sind jedenfalls insofern richtig, als die Abstände zwischen den Anschlußflecken sowie die Breite dieser Anschlußflecken gewisse Mindestmaße nicht unterschreiten sollen, um eine ausschußarme
5 Fertigung von zuverlässig betreibbaren Trägerplatten zu gewährleisten.

Die Aufgabe der Erfindung ist, die Möglichkeit zu bie-
ten,

10 - die Anzahl der Anschlußflecken pro Längeneinheit der Seitenkante unter Beibehaltung bisher üblicher Rastermaße erheblich zu vergrößern,
--- ohne wesentlich die Breite der Anschlußflecken und deren Abstände voneinander vermindern zu müssen und
15 --- ohne den Flächenbedarf für die Anschlußflecken auf der Trägerplatte sehr stark erhöhen zu müssen, sowie
- trotzdem bei Bedarf sogar einseitig vier Reihen von Stiften, die sogar jeweils völlig verschiedene Signale leiten können, nach dem Prinzip der Erfindung an der betreffenden Seitenkante anbringen zu können und
20 - die verschiedenen Reihen von Stiften auch in Serienfertigung mit vertretbarem Aufwand an der Trägerplatte anbringen zu können.
25 Diese Aufgabe wird durch die im Kennzeichen des Patentanspruchs 1 genannten zusätzlichen Maßnahmen gelöst.

Die Erfindung bietet damit die Möglichkeit, sogar mehrere VLSI-Chips mit jeweils besonders vielen eigenen Zu-
leitungsanschlüssen auf der relativ kleinen Trägerplat-
te platzsparend unterbringen zu können. Dabei sind sol-
che senkrecht steckbaren Trägerplatten auch hinsicht-
lich Kühlung bzw. thermischer Belastbarkeit, im späteren Betrieb der von ihnen getragenen Bauelemente bzw. Bau-
steine, besonders günstig, was bereits für sich z.B. in DE-OS 30 33 900, 30 33 881, 30 36 196 und 31 21 515 angegeben ist.

-3-7

VPA 81 P 5951 DE

Die in den Unteransprüchen genannten Maßnahmen gestatten, zusätzliche Vorteile zu erreichen. Es gestatten nämlich die Maßnahmen gemäß Patentanspruch

- 2, besonders viele Stifte und Anschlußflecken längs der betreffenden Seitenkante anzubringen,
- 5 3, einen besonders großen Rasterabstand zwischen den einzelnen Stiften in jenem Bereich, in welchem sie in die Leiterplatten-Löcher gesteckt werden, zuzulassen,
- 10 4, trotz der dann erreichbaren besonders hohen Dichte der Stifte auf der Lochplatte besonders betriebs sicher angewendet und ausschußarm hergestellt werden zu können,
- 15 5, die Justierung der betreffenden Reihe von Stiften beim leitenden Verbinden dieser Stifte mit den ihnen jeweils zugeordneten Anschlußflecken zu erleichtern,
- 6, die Stifte in Serienfertigung leitend mit den Anschlußflecken ausschußarm verbinden zu können, und
- 15 7, den Ausschuß, trotz weiterer Vereinfachung der Herstellung der Stifte, weiter verringern zu können bei zusätzlicher Einsparung von Zeitaufwand zum leitenden Verbinden der Stifte mit den Anschlußflecken.

Die Erfindung wird anhand der in den 8 Figuren schematisch gezeigten Details von Ausführungsbeispielen weiter erläutert, wobei Figur

- 25 1 einen senkrechten, mäßig vergrößerten Schnitt durch die auf eine Leiterplatte gesteckte, in diesem Falle besonders hohe, nämlich ca. 38 mm hohe Trägerplatte mit vier Reihen von Stiften,
- 30 2 einen stark vergrößerten, kleinen Ausschnitt aus Figur 1, der die die Stifte aufweisende Seitenkante der Trägerplatte sowie die Durchkontaktierungen der Leiterplatte mit den hindurch gesteckten Stiften erkennen lässt,

- 4 - 8 VPA 81P 5951 DE

- 3 eine stark vergrößerte Seitenansicht des in Fig. 2 gezeigten Ausschnittes,
- 4 eine mäßig vergrößerte Draufsicht auf jene Löcher der Leiterplatte, in die die Stifte des in Fig. 1 gezeigten Beispiele gesteckt werden,
- 5 eine stark vergrößerte Draufsicht des in den Fig. 2 und 3 gezeigten Ausschnittes,
- 6 eine mittelmäßig vergrößerte schiefe Ansicht eines größeren Ausschnittes der Vorderseite des in Fig. 1 gezeigten Beispiele, sowie
- 10 7 und 8 mittelmäßig vergrößerte Beispiele von kammförmig längs einer Schiene, die später wieder entfernt wird, angebrachten Reihen von Stiften vor ihrer Verbindung mit den Anschlußflecken
- 15 zeigen.

Die Fig. 1 zeigt also ein besonders viele Stifte aufweisendes Beispiel einer Trägerplatte T, welche senkrecht in die Löcher der Leiterplatte LP gesteckt ist. Die Trägerplatte T weist hier nämlich sowohl auf ihrer Vorderseite als auch auf ihrer Rückseite jeweils zwei Reihen von Stiften auf, wobei diese Reihen untereinander, in jenem Bereich, wo sie in die Leiterplatte LP gesteckt sind, jeweils einen Abstand von nur 2,54 mm aufweisen.

20 Diese Stifte, vgl. Pa und Pi, sind auch in den Fig. 2, 3 und 5 bis 8 erkennbar.

Die Trägerplatte T besteht aus Isoliermaterial, z.B. aus Glas, Epoxidglasartgewebe oder Keramik und dient zum Tragen eines oder mehrerer, eine hohe Vielzahl von Zu-

30 leitungsanschlüssen aufweisender, im gezeigten Beispiel erst später angebrachter Bauelemente, insbesondere zum Tragen von VLSI-Bausteinen.

35 Die Fig. 1 bis 3 und 5 bis 8 lassen erkennen, daß diese Stifte entlang einer Seitenkante der Trägerplatte T in abstehender Weise so angebracht sind, daß ihre Achsrich-

- 8 - 9. VPA 81P 5951 DE

tungen untereinander parallel und zur Trägerplatte T parallel sind, sowie daß ihre Achsrichtungen senkrecht zur Oberfläche der Leiterplatte LP orientiert sind. Diese Stifte sind, zur leitenden Verbindung derselben mit den 5 Zuleitungsanschlüssen der später angebrachten Bauelementen über die in den Figuren 2, 3, 5 und 6 gezeigten Anschlußflecken AFi, AFa, mit jeweils einer zugeordneten Leitung L leitend verbunden, vgl. Fig. 3 und 6. Diese Anschlußflecken AFi, AFa sind zusammen mit den Leitungen 10 L auf der Trägerplatte T angebracht, z.B. in für sich bekannter Weise aufgedruckt.

Die Anbringung so vieler Reihen von eng benachbarten Stiften Pa, Pi wurde dadurch ermöglicht, daß entlang 15 der die Stifte aufweisenden Seitenkante der Trägerplatte T, und zwar hier an der Rückseite und an der Vorderseite der Trägerplatte T, dicht übereinander jeweils zwei Reihen von Anschlußflecken AFi, AFa angebracht wurden, vgl. Fig. 2, 3 und 6. Um mit der erwünschten 20 Dichte die Stifte anbringen zu können, wurde die obere Reihe von Anschlußflecken AFa so räumlich versetzt gegen die untere Reihe von Anschlußflecken AFi angebracht, daß ein oberer Anschlußfleck AFa jeweils in der Mitte über zwei benachbarten unteren Anschlußflecken AFi liegt. 25 Hierbei wurden die hier ca. 1,3 mm betragenden Abstände der oberen ca. 1,2 mm breiten Anschlußflecken AFa untereinander so groß gewählt, vgl. Fig. 3 und 6, daß zwischen ihnen jeweils eine hier 0,3 mm breite Leitung L zu einem unteren Anschlußfleck AFi noch ausreichend Platz 30 hat. Die Fig. 1 bis 3 und 6 zeigen, daß die unteren Anschlußflecke AFi mit den Stiften Pi der ersten Reihe von Stiften und die oberen Anschlußflecke AFa mit den Stiften Pa der zweiten Reihe von Stiften leitend, z.B. durch Löten, verbunden wurden. Dabei ist der Abstand der Stifte untereinander innerhalb jeder Reihe wieder nur 2,54 mm, 35 vgl. Fig. 3 und 5.

- 8 - 70

VPA 81P 59510E

Auf diese Weise wurde erreicht, daß, verglichen mit dem Stand der Technik, die Anzahl der Anschlußflecken pro Längeneinheit der Seitenkante unter Beibehaltung bisher üblicher Rastermaße erheblich vergrößert wurde, ohne wesentlich die hier 1,2 mm betragende Breite der Anschlußflecken und deren hier ca. 1,3 mm betragenden Abstände voneinander im Vergleich zu den dafür bisher üblichen Maßen vermindern zu müssen und ohne den Flächenbedarf für die Anschlußflecken auf der Trägerplatte sehr stark erhöhen zu müssen. Hierbei wurden trotzdem sogar einseitig vier Reihen von Stiften, die sogar jeweils völlig verschiedene Signale leiten können, nach dem Prinzip der Erfindung an der betreffenden Seitenkante angebracht, wobei, wie später noch weiter erläutert wird, die vier Reihen von Stiften sogar auch in Serienfertigung mit vertretbarem Aufwand an der Trägerplatte T angebracht werden können. Die Erfindung bietet damit die Möglichkeit, sogar mehrere VLSI-Chips mit jeweils besonders vielen eigenen Zuleitungsanschlüssen auf der relativ kleinen Trägerplatte platzsparend unterbringen zu können. Vor allem kann dabei auch zugelassen werden, daß sogar alle Stifte der vier verschiedenen Reihen von Stiften jeweils unterschiedliche Signale bzw. Spannungen und Ströme leiten; bei einer vier Reihen von je dreisig Stiften aufweisenden Seitenkante von 75 mm Länge also z.B. 117 unterschiedliche Signale und 3 konstante Stromversorgungs- bzw. Erdungspotentiale. Dabei ist die Platzausnutzung auf der Trägerplatte T ganz besonders hoch und die betreffende Seitenkante trotz allem besonders kurz. Insbesondere wurde auch der hohe Leiterplatten-Platzbedarf und vergleichsweise schlechte Kühlbarkeit von waagrecht beidseitig oder auch vierseitig steckbaren Trägerplatten vermieden. Diese besonders hohe Dichte der Stifte und Anschlußflecken wurde insbesondere dadurch erreicht, daß die betreffende Seitenkante nicht nur zwei oder drei, sondern sogar vier Reihen von Stiften aufweist, wobei auch auf der Rückseite, in gleicher Weise

- 7 - VPA 81 P 5951 DE

wie auf der Vorderseite, entlang derselben Seitenkante dicht übereinander zwei weitere Reihen von Anschlußflecken angebracht sind, die dementsprechend jeweils mit den Stiften Pi, Pa der dritten und der vierten Reihe von Stiften leitend verbunden sind, vgl. Fig. 2.

Grundsätzlich ist die erfindungsgemäße Maßnahme aber auch schon bei nur zwei Reihen von Stiften an der Vorderseite und bei drei Reihen von Stiften, davon eine 10 auf der Rückseite der Trägerplatte, wenngleich auch mit dann jeweils entsprechend geringerer Anzahl von Stiften pro Längeneinheit der Seitenkante anwendbar.

Ein vergleichsweise großer Abstand zwischen den Löchern 15 der Leiterplatte LP und zwischen den Stiften der ersten und der zweiten Reihe wird trotz besonders hoher Anzahl der Stifte dadurch erreicht, vgl. Fig. 2, 4, 5 und 6, daß die zweite Reihe von Stiften Pa, welche mit den oberen Anschlußflecken AFa verbunden sind, im Bereich, wo sie in die Leiterplatte LP gesteckt werden, einen größeren Seitenabstand von jener Ebene der Trägerplatte T, welche die verbundenen Anschlußflecke AFa trägt, aufweist als die erste Reihe von Stiften Pi, welche mit den unteren Anschlußflecken AFi verbunden sind. Die zwei Reihen sind also auf der Leiterplatte LP nicht in der Weise miteinander verschachtelt, daß, bezogen auf die in Fig. 4 und 5 gezeigten Durchkontaktierungen D in der Leiterplatte LP, die Stifte Pa, Pi beider Reihen eine einzige Reihe von Stiften bildet, die abwechselnd einem 25 oberen und einem unteren Anschlußfleck AFa, AFi zugeordnet sind.

Die Dichte der Durchkontaktierungen D auf der Leiterplatte LP wurde besonders groß, bzw. der Platzbedarf senkrecht zu den Seitenflächen der Trägerplatte konnte 35 besonders klein gewählt werden, weil, vgl. Fig. 4 und 5, die erste Reihe von Stiften Pi so räumlich versetzt gegen

- 8 - 10 VPA 81 P 5951 DE

die zweite Reihe von Stiften Pa angebracht wurde, daß ein Stift Pi der ersten Reihe jeweils in der Mitte neben zwei benachbarten Stiften Pa der zweiten Reihe liegt.

5 Im folgenden soll auf Details hingewiesen werden, die vor allem für die ausschußarme, preiswerte Serienfertigung solcher Trägerplatten Bedeutung haben.

Hierzu kann man zuerst die Anschlußflecken AFi, AFa und
10 die Leitungen L herstellen, z.B. mittels entsprechenden Pasten drucken und aufschmelzen.

Davor, gleichzeitig oder danach kann man aus leitendem Dickschichtmaterial, z.B. aus Phosphorbronze-Federblech
15 von 0,25 mm Dicke oder auch aus Cu-Folie, die Stifte Pi, Pa von zumindest einer der Reihen von Stiften, vgl.
Fig. 7 und 8, kammförmig in einem Stück über eine Schiene Schi, Scha zusammenhängend, z.B. durch Feinätzen, für sich herstellen und biegen, was für sich z.B. durch
20 DE-AS 22 49 730, Fig. 1 und 2 jedenfalls im Prinzip bekannt ist. Danach kann man die Stifte Pa, Pi mit ihrem von der Schiene Schi, Scha entfernten Ende mit den zugeordneten Anschlußflecken AFa, AFi leitend verbinden, z.B. verlöten. Schließlich kann man die betreffende
25 Schiene Scha, Schi, die bis dahin ja nur zur Erleichterung der Justierung der Stifte Pa, Pi beim Verbinden mit den Anschlußflecken AFi, AFa dienten, z.B. durch Abschneiden, noch entfernen.

30 Eine besonders aufwandsarme und rasche Herstellungsvariante besteht darin, daß statt für jede Reihe von Stiften eine eigene Schiene Schi, Scha anzubringen, die Schienen Scha, Schi von mehreren Reihen von Stiften durch eine einzige Großschiene gebildet werden, an welcher bei ihrer Herstellung aus dem Dickschichtmaterial nach einer Seite kammförmig eine oder mehrere Reihen von

- 9 - / 3 . VPA 81 P 5951 DE

Stiften hängt und nach der gegenüberliegenden Seite kammförmig eine andere oder mehrere andere Reihen von Stiften hängt. Man kann dann diese Stifte entsprechend den Bedürfnissen biegen und alle diese Stifte in einem 5 einzigen Arbeitsschritt mit den ihnen zugeordneten Reihen von Anschlußflecken AFi, AFa gleichzeitig verbinden, bevor man die Großschiene abschneidet. Auf diese Weise können sogar alle vier Reihen von Stiften gleichzeitig dort so angebracht werden, daß nach dem Abschneiden der 10 Großschiene kein zusätzliches Biegen an den Stiften mehr nötig ist, um sie in die Durchkontaktierungen D stecken zu können.

Das Verbinden, insbesondere Löten, der Stifte Pa, Pi mit 15 den Anschlußflecken AFa, AFi wird besonders erleichtert, wenn man mittels einer speziell vorbereiteten Hilfseinrichtung, nämlich einer Auflegvorrichtung, die an der Schiene hängenden Stifte lagegerecht auf die Anschlußflecken drückt.

20 Die Formung der Schiene und Stifte kann man in Serienfertigung durch fotolithografische Verfahren und durch Feinätzen auch in einem fast kontinuierlichen Verfahren, nämlich im Durchlaufverfahren erreichen. Anschließend 25 wird zum passenden Biegen der Stifte ein Prägevorgang durchgeführt, der den Stiften ihre vorgeschriebene Form verleiht. Dabei kann auch ein Anschlaglappen AL, vgl. Fig. 2 und 7, um 90° aus der Ebene der Stifte herausgebogen werden, der später beim Auflegen der Stifte auf die 30 Anschlußflächen beim Verlöten für die genaue Höhenlage der Stifte sorgt, also die Justierung der Stifte beim Auflegen erleichtert, und der später auch eine einwandfreie Schwallötung der Leiterplatte LP, vgl. Fig. 2, mit dem notwendigen Abstand zwischen der Trägerplatte T und 35 der Leiterplatte erleichtert.

- 10 - 74 81 P 5951 DE

In Fig. 2 wurde bei den beiden linken Durchkontaktierungen angenommen, daß dort die Stifte Pa, Pi bereits eingelötet seien. Zur Erleichterung dieser Verlötungen bzw. Justierungen wurde dort also jedenfalls 5 ein Teil der Stifte, hier Pi, für den Bereich unterhalb der betreffenden Seitenkante der Trägerplatte T jeweils mit dem Anschlaglappen AL ausgestattet.

Die beim Abschneiden der Schienen auf die Stifte übertragenen Kräfte werden durch Querschnittverminderung am unteren Stiftende verringert, vgl. Fig. 3 und 6 bis 10 8. Diese Querschnittverminderung kann z.B. V-förmig sein, so daß nach dem Abschneiden der Schiene die Stifte spitz auslaufen, was zusätzlich das Stecken der Trägerplatte in die Durchkontaktierungen der Leiterplatte LP erleichtert.

Die Herstellung der Stifte an der betreffenden Seitenkante wird auch in der gleichzeitig mit der vorliegenden Erfindung angemeldeten weiteren Anmeldung 20 81 E 5924b DE = beschrieben.

7 Patentansprüche

8 Figuren

Nummer:

3138285

Int. Cl.³:

H 01 R 9/09

Anmeldetag:

25. September 1981

Offenlegungstag:

7. April 1983

17
1/3

FIG 1

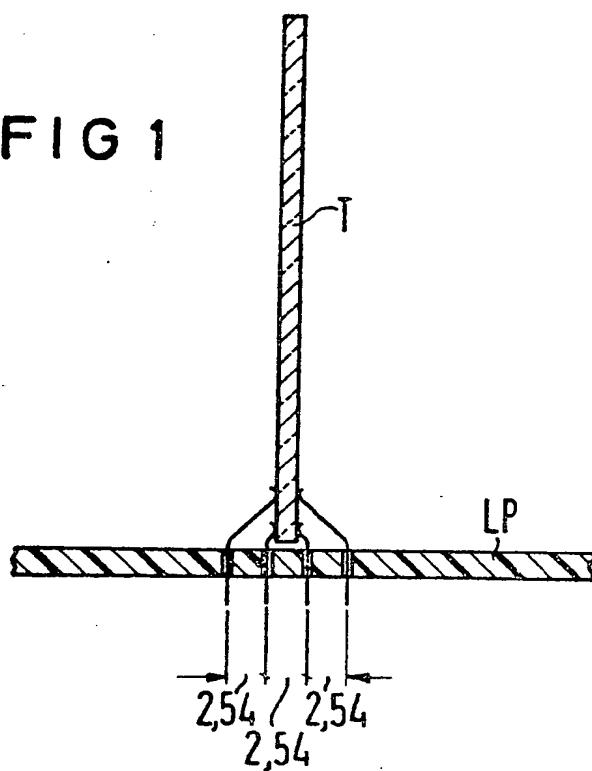
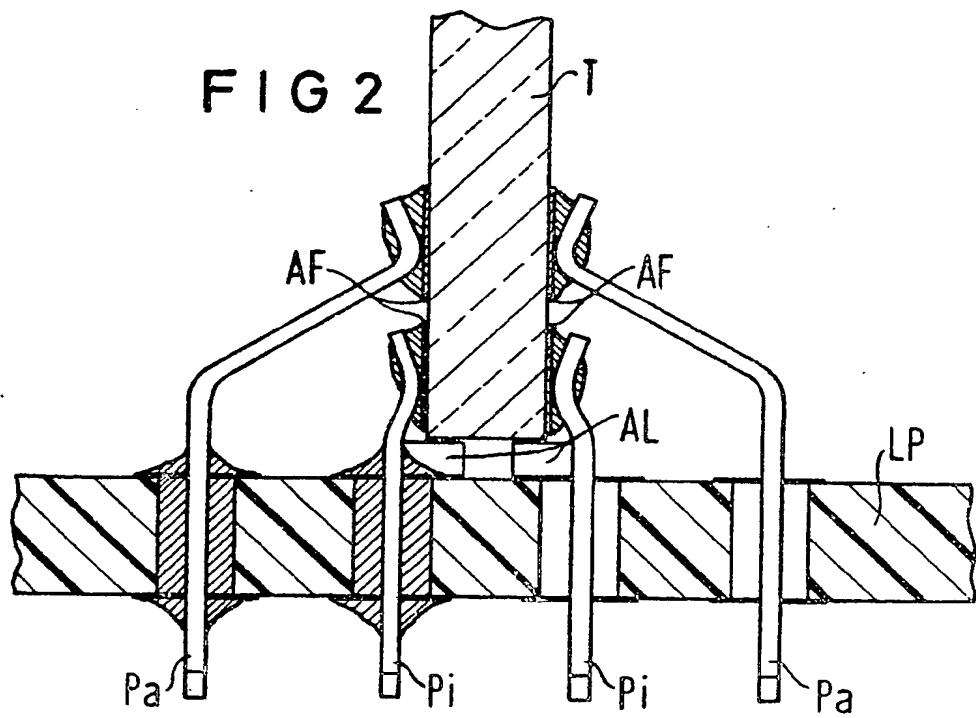


FIG 2



3138285

15

2/3

81P 5951 DE

FIG 3

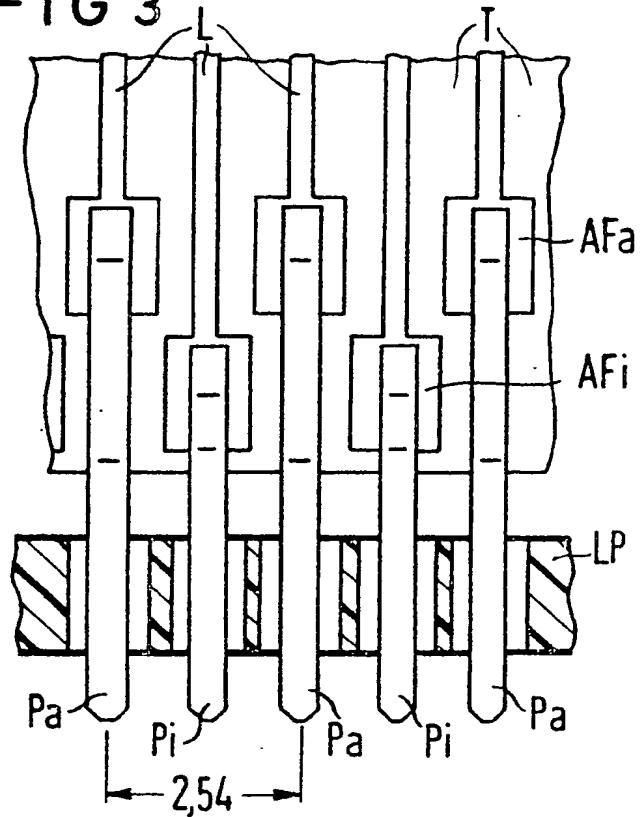


FIG 4

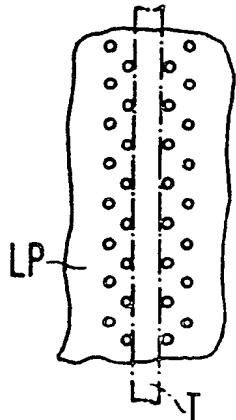
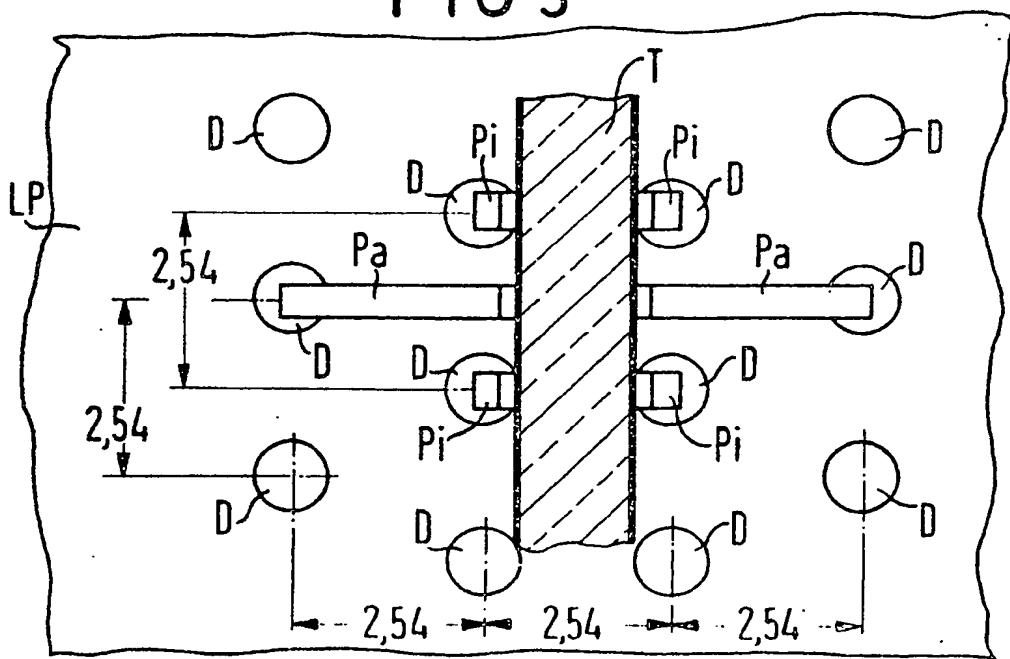
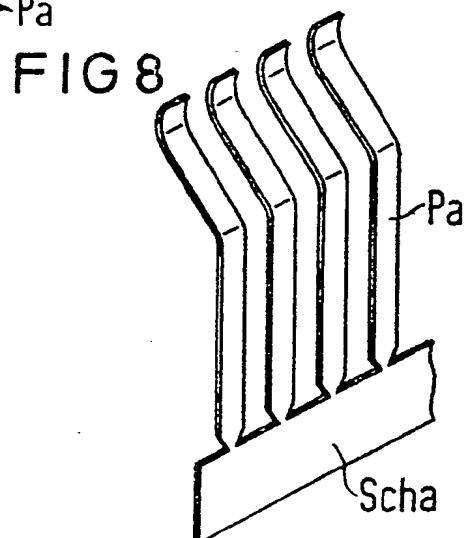
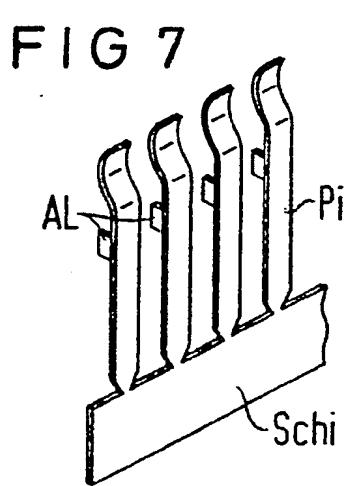
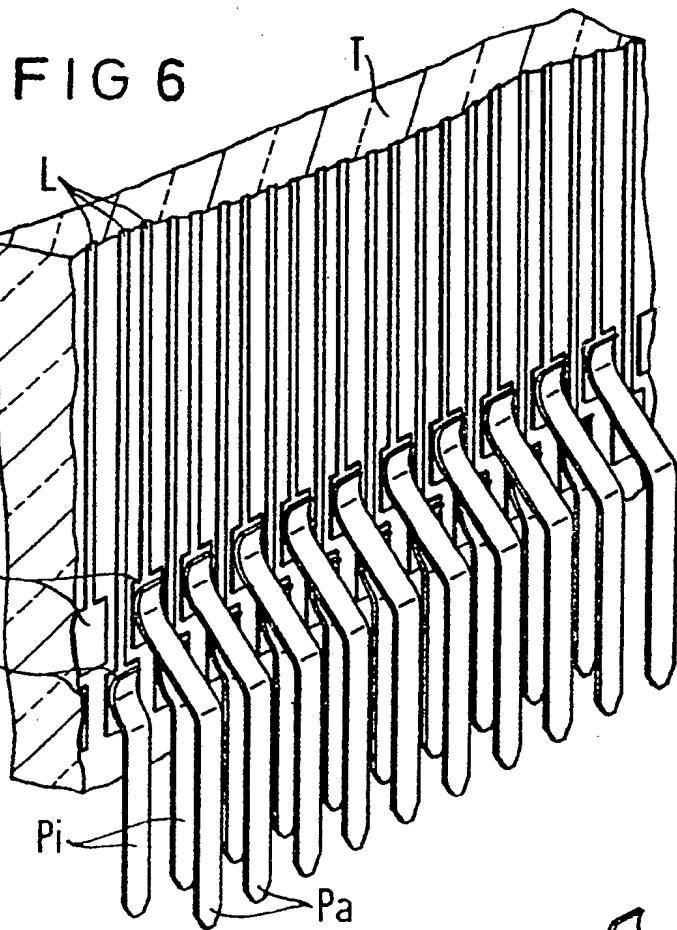


FIG 5



3138285

16.
3/3 81P 5951 DE



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.